

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-205589

(43)Date of publication of application : 05.08.1997

(51)Int.Cl.

H04N 5/335
H01L 27/148

(21)Application number : 08-011485

(71)Applicant : SONY CORP

(22)Date of filing : 26.01.1996

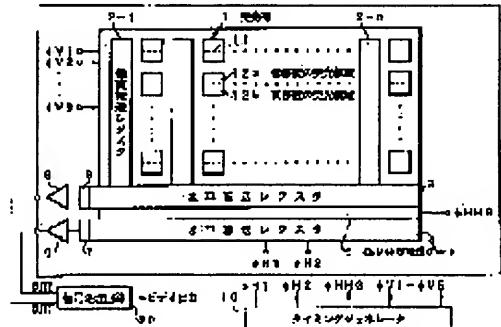
(72)Inventor : HARADA KOICHI

(54) SOLID-STATE IMAGE PICKUP DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an image pickup device in which the dynamic range is expanded without generating fixed pattern noise resulting from unevenness of saturated charge amounts Q_s of each picture element.

SOLUTION: Each light receiving section 1 is divided into two light receiving areas 12a, 12b whose sensitivity differs from each other, among signal charges read from the two light receiving areas 12a, 12b of each light receiving section 1, signal charges of the light receiving areas with the same sensitivity in adjacent light receiving sections are mixed in vertical transfer registers 2-1-2-n and the mixed charges are transferred vertically and the signal charges in the light receiving areas with different sensitivity are transferred separately horizontally while being distributed to two horizontal transfer registers 3, 4 by a distribution transfer gate 5, the charges are converted into a signal voltage by charge detection sections 6, 7 and the converted voltage is fed to an external signal processing circuit 30, in which the signal with higher sensitivity is clipped and the resulting signal is added to a signal at a lower sensitivity to obtain a video signal output.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] It is the so-called extensive dynamic range CCD with a large dynamic range [as opposed to an optical input in especially this invention] (Charge Coupled Device) about a solid state camera. It is related with a solid state camera.

[0002]

[Description of the Prior Art] Since the signal output based on this signal charge becomes fixed after the signal charge which photo electric conversion was carried out to the shape of a matrix, and was accumulated in it in each pixel (light sensing portion) by which two-dimensional arrangement was carried out overflows with CCD solid state cameras from a pixel, the signal output corresponding to the amount of incident light more than the saturation level of a pixel is not obtained, therefore the dynamic range to an optical input is narrow.

[0003] Two kinds of pixels from which sensibility differs as shown in drawing 18 in order to expand this dynamic range, For example, adjoin perpendicularly and the high sensitivity pixel 101 and the low sensitivity pixel 102 are arranged by turns. After hanging a limiter within a pixel about the signal charge of the high sensitivity pixel 101, it reads to the perpendicular transfer register 103. A perpendicular transfer is carried out after mixing the signal charge of the high sensitivity pixel 101, and the signal charge of the low sensitivity pixel 102 within the register 103 concerned. After carrying out a level transfer, supplying the charge detecting element 105 and changing into an electrical signal with the level transfer register 104 furthermore here, there is a solid state camera of a configuration of having made it output through a buffer 106 (for example, refer to JP,3-117281,A).

[0004] In this CCD solid state camera, if it becomes more than a constant rate with the amount of incident light, since a limiter will start the signal charge of the high sensitivity pixel 101, it is mixing the signal charge of this high sensitivity pixel 101, and the signal charge of the low sensitivity pixel 102, and the input-output behavioral characteristics of polygonal-line approximation of the place shown in drawing 19 are obtained, and extensive dynamic range-ization is realized by this.

[0005]

[Problem(s) to be Solved by the Invention] However, in the high sensitivity pixel 101, actually, for every pixel, since the nonuniformity of dispersion and the amount Qs of saturation charges of each pixel has the large overflow property, as shown in drawing 20 , in the conventional CCD solid state camera of the above-mentioned configuration which hung the limiter for every pixel, offset arises in the input-output behavioral characteristics of polygonal-line approximation. Therefore, when it was the amount of incident light with which the high sensitivity pixel 101 is saturated, there was a problem that a fixed pattern noise (nonuniformity of a fixed pattern) occurred in an image according to the nonuniformity of the amount Qs of saturation charges which is each pixel being large.

[0006] Then, this invention aims at offering the solid state camera which enabled expansion of a dynamic range, without generating the fixed pattern noise resulting from the nonuniformity of the amount Qs of saturation charges of each pixel.

[0007]

[Means for Solving the Problem] Two or more light sensing portions by which they consisted of two or more light-receiving fields where each sensibility differs while at least 2 ****s of the solid state cameras by this invention were carried out by the channel stop field and they had opening independently respectively, and two-dimensional arrangement was carried out at the shape of a matrix, The inside of the signal charge which was allotted for every vertical file of two or more of these light sensing portions, and was read from each of two or more light-receiving fields for every light sensing portion, Two or more perpendicular transfer registers which mix and carry out the perpendicular

transfer of the signal charges of the light-receiving field of the sensibility with the same adjacent light sensing portion, Two or more level transfer registers which carry out a level transfer with these two or more perpendicular transfer registers separately in response to the fact that the signal charge of the light-receiving field where the sensibility transmitted in order differs, Two or more charge detecting elements which detect the signal charge transmitted with these two or more level transfer registers, and are changed into an electrical signal, The output signal based on signal charges other than the signal charge of the light-receiving field of figure of merit is clipped at least among each output signal of two or more of these charge detecting elements. It has composition equipped with the digital disposal circuit which adds and outputs this clipped signal and the output signal based on the signal charge of the light-receiving field of other sensibility.

[0008] In the solid state camera of the above-mentioned configuration, the amounts of charges by which photo electric conversion is carried out in each light-receiving field to the same incident light because the sensibility of two or more light-receiving fields of each light sensing portion differs respectively differ. Each signal charge of two or more light-receiving fields is read from these light sensing portions to a perpendicular transfer register for every light sensing portion. After the signal charges of the light-receiving field of the sensibility with the same light sensing portion which adjoins each other among this read signal charge are mixed within a perpendicular transfer register, a perpendicular transfer is carried out, corresponding to the light-receiving field where sensibility differs, it can distribute to two or more more level transfer registers, a level transfer is carried out separately, and it is changed into an electrical signal by the charge detecting element. And in a digital disposal circuit, the output signal based on signal charges other than the signal charge of the light-receiving field of figure of merit clips at least among each output signal of a charge detecting element, and it is added with the output signal based on the signal charge of the light-receiving field of sensibility besides after an appropriate time.

[0009] Two or more light sensing portions by which they consisted of two or more light-receiving fields where each sensibility differs while at least 2 ***'s of other solid state cameras by this invention were carried out by the channel stop field and they had opening independently respectively, and two-dimensional arrangement was carried out at the shape of a matrix, The inside of the signal charge which was allotted for every vertical file of two or more of these light sensing portions, and was read from each of two or more light-receiving fields for every light sensing portion, Two or more perpendicular transfer registers which mix and carry out the perpendicular transfer of the signal charges of the light-receiving field of the sensibility with the same adjacent light sensing portion, Two or more level transfer registers which carry out a level transfer with these two or more perpendicular transfer registers separately in response to the fact that the signal charge of the light-receiving field where the sensibility transmitted in order differs, Signal charges other than the signal charge of the light-receiving field of figure of merit are clipped at least among the signal charges transmitted with these two or more level transfer registers, and it has composition equipped with the output section which mixes and outputs this clipped signal charge and the signal charge of the light-receiving field of other sensibility.

[0010] In other solid state cameras of the above-mentioned configuration, after the signal charges of the light-receiving field of the sensibility with the same light sensing portion which adjoins each other like the case of a previous solid state camera among the signal charges read from each of two or more light-receiving fields for every light sensing portion are mixed within a perpendicular transfer register, a perpendicular transfer is carried out, corresponding to the light-receiving field where sensibility differs, it can distribute to two or more more level transfer registers, and a level transfer is carried out separately. And in the output section, signal charges other than the signal charge of the light-receiving field of figure of merit clip at least among the signal charges by which the level transfer was carried out, and the signal charge of the light-receiving field of sensibility besides after an appropriate time is mixed.

[0011]

[Embodiment of the Invention] Hereafter, it explains to a detail, referring to a drawing about the gestalt of operation of this invention. Drawing 1 is the outline block diagram showing 1 operation gestalt of this invention. In drawing 1, two-dimensional arrangement of two or more light sensing portions (pixel) 1 which change and accumulate incident light in the signal charge of the amount of charges according to the quantity of light is carried out at the shape of a matrix. These light sensing portions 1 are constituted by the channel stop field 11 by two light-receiving fields 12a and 12b carried out 2 ***'s.

[0012] As shown in drawing 2, the openings 13a and 13b for incorporating incident light are independently formed in these two light-receiving fields 12a and 12b. Each opening area Sa and Sb of Openings 13a and 13b is set up so that it may differ mutually, for example, may become Sa<Sb. Since the quantity of light which the direction of large light-receiving field 12b of opening area incorporates to the same incident light by this increases, in the light-receiving field 12b, sensibility becomes high rather than light-receiving field 12a. Moreover, a sensibility difference will become still bigger by arranging the lens 14 on chip only on light-receiving field 12b by the side of high sensitivity.

[0013] In addition, although it is considered as the configuration which each opening area Sa and Sb of Openings 13a and 13b is changed, and arranges the lens 14 on chip only on the one where sensibility is still higher in this example in order to change the sensibility of two light-receiving fields 12a and 12b. It is also possible for arranging the lens 14 on chip only on one side to give a sensibility difference between [of two] light-receiving field 12a and 12b as the opening area Sa and Sb is changed. Furthermore, it is possible to give a sensibility difference to two light-receiving fields 12a and 12b by arranging a color filter on two light-receiving fields 12a and 12b, changing the permeability of each color filter, or changing the thickness of the cascade screen on two light-receiving fields 12a and 12b, and changing permeability etc.

[0014] n perpendicular transfer registers 2-1 - 2-n are allotted for every vertical file of the to each light sensing portion 1 of the above-mentioned configuration. The flat-surface pattern of the perpendicular transfer register 2-1 - 2-n is shown in drawing 3 , and the X-X' line cross section is shown in drawing 4 , respectively. In drawing 3 and drawing 4 , the channel stop field 22 is formed along with the transfer channel 21. moreover -- the upper part of the transfer channel 21 -- gate dielectric film (SiO2) 23 -- minding -- polish recon (1Poly, 2Poly, 3Poly) of the 1st layer, the 2nd layer, and the 3rd layer from -- the becoming transfer electrodes 24, 25, and 26 are repeatedly arranged in the direction of transfer in order of the transfer electrode 24 -> transfer electrode 26 -> transfer electrode 25.

[0015] The perpendicular transfer register 2-1 of the above-mentioned configuration - 2-n are driven with the perpendicular transfer clock phiV1 to phiV6 of six phases. The perpendicular transfer clock phiV1 to phiV6 of these six phases makes a pair 2 pixels which adjoin each other in a perpendicular direction of transfer about three transfer electrodes 24, 26, and 25 prepared corresponding to one light sensing portion 1, and these six transfer electrodes are given to it as one unit.

[0016] To the transfer electrode 24 of the 1st layer corresponding to one light sensing portion 1, namely, the perpendicular transfer clock phiV1 of a plane 1 eye The perpendicular transfer clock phiV2 of eye two phases is impressed to the transfer electrode 26 of the 3rd layer, and the perpendicular transfer clock phiV3 of a three-phase-circuit eye is impressed to the transfer electrode 25 of the 2nd layer, respectively. The perpendicular transfer clock phiV5 of eye five phases is impressed to the transfer electrode 26 of the 3rd layer, and the perpendicular transfer clock phiV6 of eye six phases is impressed to the transfer electrode 25 of the 2nd layer for the perpendicular transfer clock phiV4 of eye four phases at the transfer electrode 24 of the 1st layer corresponding to the light sensing portion 1 of another side, respectively. This perpendicular transfer clock phiV1 to phiV6 takes 3 value level, and any electrode of three transfer electrodes 24, 25, and 26 can read a signal charge now by this.

[0017] In this perpendicular transfer register 2-1 - 2-n, the signal charges of the light-receiving field of the sensibility with the same light sensing portion which adjoins each other among the signal charges read for every light sensing portion sequentially from each of two light-receiving fields 12a and 12b are mixed. At this time, each signal charge of the light-receiving field where sensibility differs is arranged by turns in the perpendicular transfer register 2-1 - 2-n. And they are transmitted perpendicularly, the perpendicular transfer register 2-1 - 2-n shifting each mixed signal charge in order in a part of level blanking period. Concrete actuation of read-out of this signal charge, mixing, and a perpendicular transfer is explained to a detail later.

[0018] Corresponding to two light-receiving fields 12a and 12b where sensibility differs ahead of the direction of transfer of the perpendicular transfer register 2-1 - 2-n, two level transfer registers 3 and 4 are arranged. These two level transfer registers 3 and 4 are driven by the level transfer clock phiH1 of two phases, and phiH2, receive separately the signal charge for one line of the light-receiving field where the sensibility transmitted sequentially from the perpendicular transfer register 2-1 - 2-n differs, and transmit it horizontally one by one in the horizontal scanning period after a level blanking period.

[0019] For example, the level transfer register 3 by the side of the perpendicular transfer register 2-1 - 2-n transmits in order the signal charge for 2 pixels which mix the signal charges of light-receiving field 12a of low sensibility of the adjacent light sensing portion 1, and are obtained, and transmits in order the signal charge for 2 pixels which another level transfer register 4 mixes the signal charges of light-receiving field 12b of the high sensitivity of the adjacent light sensing portion 1, and are obtained. Distribution of the signal charge to these two level transfer registers 3 and 4 is performed by both the level transfer register 3 and the distribution transfer gate 5 allotted among four.

[0020] That is, as shown in drawing 5 , the signal charge transmitted to one level transfer register 3 has structure moved to the level transfer register 4 of another side through the channel field 51 controlled by the distribution transfer gate 5 from the perpendicular transfer register 2-1 - 2-n. Closing motion control of the distribution transfer gate 5 is carried out by distribution gate pulse phiHHG. In addition, the channel stop section 52 was formed in the both sides of the channel field 51, and the charge transfer to the level transfer register 4 from the level transfer register 3 corresponding to it is prevented.

[0021] When O mark shows the signal charge about light-receiving field 12a of low sensibility and - mark specifically shows the signal charge about light-receiving field 12b of high sensibility in drawing 5, if moved from the perpendicular transfer register 2-1 - 2-n to the level transfer register 3, in the level transfer register 3, the level transfer of signal-charge O will be carried out as it is. On the other hand, if moved from the perpendicular transfer register 2-1 - 2-n to the level transfer register 3, signal-charge - is distributed further, it will be moved to the level transfer register 4 by the transfer gate 5 through the channel field 51, and a level transfer will be carried out as it is in the level transfer register 4.

[0022] The charge detecting elements 6 and 7 of a floating diffusion amplifier configuration are formed in the edge of the destination of the level transfer registers 3 and 4, respectively. With the level transfer registers 3 and 4, these charge detecting elements 6 and 7 detect the signal charge by which the level transfer was carried out, and change it into a signal level. These two signal levels are outputted to the exterior as signal outputs OUT1 and OUT2 through buffers 8 and 9. In addition, various kinds of timing signals, such as the perpendicular transfer clock phiV1 to phiV6 of six phases, the level transfer clock phiH1 of two phases, phiH2, and distribution gate pulse phiHHG, are generated by the timing generator 10.

[0023] Between two signal outputs OUT1 and OUT2, the signal output OUT1 is a signal level based on the signal charge of light-receiving field 12a of low sensibility, and the signal output OUT2 is a signal level based on the signal charge of light-receiving field 12b of high sensibility. These signal outputs OUT1 and OUT2 are supplied to the external digital disposal circuit 30. An example of the concrete circuitry of this digital disposal circuit 30 is shown in drawing 6.

[0024] In drawing 6, after sample hold of the signal output OUT1 is carried out in the sample hold (S/H) circuit 31, it is sliced with the predetermined slice level E1 in a slicing circuit 32. The output signal of this slicing circuit 32 is amplified with video amplifier 33, and serves as one input of an adder 34. Moreover, after carrying out sample hold of the signal output OUT2 in a sample hold circuit 35 and clipping it in the predetermined clip level E2 in a clipping circuit 36, it turns into an input of another side of an adder 34. An adder 34 adds both input signals and makes them a video outlet signal. The property of a video outlet signal over the amount of incident light is shown in drawing 7.

[0025] As mentioned above, after clipping the output signal based on the signal charge of light-receiving field 12b of high sensibility in the predetermined clip level E2, By adding with the output signal based on the signal charge of light-receiving field 12a of low sensibility which was sliced with the predetermined slice level E1, and was amplified with video amplifier 33, and having made it derive as a video outlet Since a clip is hung with the common clip level E2 to the output signal based on the signal charge of light-receiving field 12b of high sensibility, it can control that originate in the property variation between pixels and the nonuniformity of a fixed pattern occurs in an image.

[0026] In addition, in the array configuration of a pixel, the CCD solid state camera concerning this operation gestalt of a configuration of having divided each light sensing portion 1 into two, and having arranged light-receiving field 12a of low sensibility and light-receiving field 12b of high sensibility by turns in a perpendicular direction of transfer is the same as the conventional CCD solid state camera and conventional conceptual target of a configuration of having arranged the high sensitivity pixel 101 and the low sensibility pixel 102 by turns in a perpendicular direction of transfer, as shown in drawing 18. However, in this operation gestalt, it is characterized [one] by the configuration which divided one light sensing portion (pixel) 1 in the channel stop field 11.

[0027] Thus, micro processing of a pixel becomes possible by dividing one light sensing portion 1 in the channel stop field 11, and taking the configuration which has arranged light-receiving field 12a of low sensibility, and light-receiving field 12b of high sensibility by turns in a perpendicular direction of transfer. Thereby, the formation of many pixels and miniaturization of a CCD solid state camera can be attained.

[0028] Moreover, although vertical resolution falls to one half by having mixed the signal charges of a light-receiving field which have the same sensibility in 2 pixels (light sensing portion) which adjoins each other in a perpendicular direction of transfer, conventional field read-out and conventional frame read-out can be realized.

[0029] concrete actuation of read-out of the signal charge from the following and two light-receiving fields 12a and 12b, mixing, and a perpendicular transfer -- attaching -- field read-out and frame read-out -- a case -- dividing -- carrying out -- explaining . In addition, in the perpendicular transfer register 2-1 shown in drawing 3 - 2-n, the perpendicular transfer clock phiV1 to phiV6 of six phases takes 3 value level, as point ** was carried out. That is, three values of a high level (it is hereafter described as "H" level), middle level (it is hereafter described as "M" level), and a low (it is hereafter described as "L" level) are taken, and it has composition of any electrode of three transfer electrodes 24, 25, and 26 which a signal charge can read by this.

[0030] First, actuation of the odd number field in field read-out is explained with reference to the timing chart of drawing 8 based on the explanatory view of drawing 9 of operation. First, in a perpendicular blanking period, if the

perpendicular transfer clock phiV3 and phiV6 are set to "H" level, since the potential under the transfer electrode 25 of the 2nd layer will become deep in 2-pixel adjacent each, the signal charge (O mark shows among drawing and suppose that it is the same as that of the following) accumulated in light-receiving field 12b of high sensitivity is read to the bottom of the transfer electrode 25 ($t=t1$). At this time, both the perpendicular transfer clock phiV1, phiV2, phiV4, and phiV5 are in "L" level.

[0031] Then, the perpendicular transfer clock phiV3, phiV4, and phiV5 change on "L" level through "M" level in order. That is, the perpendicular transfer clock phiV3 changes on ""M" level from H" level, and changes on fixed time amount "after L" level further. Next, the perpendicular transfer clock phiV4 changes on "L" "M" level from level within the period of perpendicular transfer clock phi" M" level, and changes on fixed time amount "after L" level further. [of V3] Then, the perpendicular transfer clock phiV5 changes on "L" "M" level from level within the period of perpendicular transfer clock phi" M" level, and changes on fixed time amount "after L" level further. [of V4]

[0032] Thus, when the perpendicular transfer clock phiV3, phiV4, and phiV5 change on "L" level via "M" level in order, the perpendicular transfer of the signal charge under the transfer electrode 25 with which the perpendicular transfer clock phiV3 was impressed is carried out. Since the perpendicular transfer clock phiV6 continued and it was in "M" level at this time, when the perpendicular transfer clock phiV5 changes on "M" "L" level from level ($t=t2$) The signal charge transmitted from under the transfer electrode 25 with which the perpendicular transfer clock phiV3 was impressed is moved to the bottom of the transfer electrode 25 with which the perpendicular transfer clock phiV6 was impressed, and the signal charges by the side of high sensitivity are mixed in 2 pixels which therefore adjoins each other.

[0033] Next, if the perpendicular transfer clock phiV2 and phiV4 are set to "H" level, since the potential under one 2-pixel transfer electrode 26 of the 3rd layer and the transfer electrode 24 of the 1st layer of another side will become deep, the signal charge (x mark shows among drawing and suppose that it is the same as that of the following) accumulated in light-receiving field 12a of low sensitivity is read to the bottom of the transfer electrodes 26 and 24 ($t=t3$). At this time, both the perpendicular transfer clock phiV1, phiV3, and phiV5 are in "L" level, and the perpendicular transfer clock phiV6 is in "M" level.

[0034] Then, the perpendicular transfer clock phiV2 and phiV3 change on "L" level through "M" level in order. That is, the perpendicular transfer clock phiV2 changes on ""M" level from H" level, and changes on fixed time amount "after L" level further. Next, the perpendicular transfer clock phiV3 changes on "L" "M" level from level within the period of perpendicular transfer clock phi" M" level, and changes on fixed time amount "after L" level further. [of V2]

[0035] Thus, when the perpendicular transfer clock phiV2 and phiV3 change on "L" level via "M" level in order, the perpendicular transfer of the signal charge under the transfer electrode 26 with which the perpendicular transfer clock phiV2 was impressed is carried out. Since the perpendicular transfer clock phiV4 continued and it was in "M" level at this time, when the perpendicular transfer clock phiV3 changes on "M" "L" level from level ($t=t4$) The signal charge transmitted from under the transfer electrode 26 with which the perpendicular transfer clock phiV2 was impressed is moved to the bottom of the transfer electrode 24 with which the perpendicular transfer clock phiV4 was impressed, and the signal charges by the side of low sensitivity are mixed in 2 pixels which therefore adjoins each other.

[0036] In this condition, the same signal charge of the light-receiving fields of sensitivity mixed in 2 pixels which adjoins each other in a perpendicular direction, i.e., signal-charge [by the side of high sensitivity] O and signal-charge x by the side of low sensitivity, will be arranged by turns for every line. Henceforth, it shifts to the Rhine shift period and a perpendicular transfer is performed. And in drawing 1, signal-charge O by the side of high sensitivity is moved to the level transfer register 3 by the level transfer register 4 per Rhine through the level transfer register 3 and the distribution transfer gate 5, respectively, and the level transfer of signal-charge x by the side of low sensitivity is carried out after that.

[0037] Then, actuation of the even number field in field read-out is explained with reference to the timing chart of drawing 10 based on the explanatory view of drawing 11 of operation. In a perpendicular blanking period, if the perpendicular transfer clock phiV3 and phiV6 are set to "H" level, since the potential under the transfer electrode 25 of the 2nd layer will become deep in 2-pixel adjacent each, the signal charge accumulated in light-receiving field 12b of high sensitivity is read to the bottom of the transfer electrode 25 ($t=t5$). At this time, both the perpendicular transfer clock phiV1, phiV2, phiV4, and phiV5 are in "L" level.

[0038] Then, the perpendicular transfer clock phiV6, phiV1, and phiV2 change on "L" level through "M" level in order. That is, the perpendicular transfer clock phiV6 changes on ""M" level from H" level, and changes on fixed time amount "after L" level further. Next, the perpendicular transfer clock phiV1 changes on "L" "M" level from level within the period of perpendicular transfer clock phi" M" level, and changes on fixed time amount "after L" level further. [of V6] Then, the perpendicular transfer clock phiV2 changes on "L" "M" level from level within the period of perpendicular

transfer clock phi "M" level, and changes on fixed time amount "after L" level further. [of V1]

[0039] Thus, the perpendicular transfer of the signal charge under the transfer electrode 25 with which the perpendicular transfer clock phiV6 was impressed is carried out because the perpendicular transfer clock phiV6, phiV1, and phiV2 change on "L" level via "M" level in order. Since the perpendicular transfer clock phiV3 continued and it was in "M" level at this time, when the perpendicular transfer clock phiV2 changes on "M" "L" level from level (t=t6) The signal charge transmitted from under the transfer electrode 25 with which the perpendicular transfer clock phiV6 was impressed It is moved to the bottom of the transfer electrode 25 with which the perpendicular transfer clock phiV3 was impressed, and the signal charges by the side of high sensitivity are mixed in 2 pixels which adjoins each other in a combination different therefore from the case of the odd number field.

[0040] Next, if the perpendicular transfer clock phiV1 and phiV5 are set to "H" level, since the potential under adjacent one 2-pixel transfer electrode 24 of the 1st layer and the transfer electrode 26 of the 3rd layer of another side will become deep, the signal charge accumulated in light-receiving field 12a of low sensibility is read to the bottom of the transfer electrodes 24 and 26 (t=t7). At this time, both the perpendicular transfer clock phiV2, phiV4, and phiV6 are in "L" level, and the perpendicular transfer clock phiV3 is in "M" level.

[0041] Then, the perpendicular transfer clock phiV5 and phiV6 change on "L" level through "M" level in order. That is, the perpendicular transfer clock phiV5 changes on ""M" level from H" level, and changes on fixed time amount "after L" level further. Next, the perpendicular transfer clock phiV6 changes on "L" "M" level from level within the period of perpendicular transfer clock phi "M" level, and changes on fixed time amount "after L" level further. [of V5]

[0042] Thus, when the perpendicular transfer clock phiV5 and phiV6 change on "L" level via "M" level in order, the perpendicular transfer of the signal charge under the transfer electrode 26 with which the perpendicular transfer clock phiV5 was impressed is carried out. Since the perpendicular transfer clock phiV1 continued and it was in "M" level at this time, when the perpendicular transfer clock phiV6 changes on "M" "L" level from level (t=t8) The signal charge transmitted from under the transfer electrode 26 with which the perpendicular transfer clock phiV5 was impressed It is moved to the bottom of the transfer electrode 24 with which the perpendicular transfer clock phiV1 was impressed, and the signal charges by the side of low sensibility are mixed in 2 pixels which adjoins each other in a combination different therefore from the case of the odd number field. Henceforth, it shifts to the Rhine shift period and a perpendicular transfer and a level transfer are performed like the case of the odd number field.

[0043] Next, actuation of the odd number field in frame read-out is explained with reference to the timing chart of drawing 12 based on the explanatory view of drawing 13 of operation. First, in a perpendicular blanking period, if the perpendicular transfer clock phiV6 is set to "H" level, since the potential under every other pixel transfer electrode 25 of the 2nd layer will become deep in a perpendicular direction, the signal charge accumulated in light-receiving field 12b of high sensitivity is read to the bottom of the transfer electrode 25 at intervals of a pixel (t=t1). At this time, both the perpendicular transfer clocks phiV1 to phiV5 are in "L" level.

[0044] Then, the perpendicular transfer clock phiV6, phiV1, and phiV2 change on "L" level through "M" level in order. That is, the perpendicular transfer clock phiV6 changes on ""M" level from H" level, and changes on fixed time amount "after L" level further. Next, the perpendicular transfer clock phiV1 changes on "L" "M" level from level within the period of perpendicular transfer clock phi "M" level, and changes on fixed time amount "after L" level further. [of V6] Then, the perpendicular transfer clock phiV2 changes on "L" "M" level from level within the period of perpendicular transfer clock phi "M" level, and changes on fixed time amount "after L" level further. [of V1]

[0045] Thus, when the perpendicular transfer clock phiV6, phiV1, and phiV2 change on "L" level via "M" level in order, the perpendicular transfer of the signal charge under the transfer electrode 25 with which the perpendicular transfer clock phiV6 was impressed is carried out. this time -- the perpendicular transfer clock phiV3 -- "M" -- the perpendicular transfer clock phiV2 since it is in level -- "L" from "M" level -- when it changes on level (t=t2), the signal charge transmitted from under the transfer electrode 25 with which the perpendicular transfer clock phiV6 was impressed is moved to the bottom of the transfer electrode 25 with which the perpendicular transfer clock phiV3 was impressed, and is accumulated here.

[0046] Next, if the perpendicular transfer clock phiV5 is set to "H" level, since the potential under the transfer electrode 26 of the 3rd layer of the pixel of light-receiving field 12b of the high sensitivity read previously will become deep, the signal charge accumulated in light-receiving field 12a of low sensibility of the pixel concerned is read to the bottom of the transfer electrode 26 (t=t3). At this time, both the perpendicular transfer clock phiV1, phiV2, and phiV4 are in "L" level, and both the perpendicular transfer clock phiV3 and phiV6 are in "M" level.

[0047] moreover, the perpendicular transfer clock phiV5 -- "M" -- if set to level, since the potential under the transfer electrode 25 with which the potential and the perpendicular transfer clock phiV6 under the transfer electrode 26 with which the perpendicular transfer clock phiV5 was impressed were impressed will serve as this level, signal-charge x

read from light-receiving field 12a of low sensibility is stored in the bottom of the transfer electrode 26 and the transfer electrode 25. And if the perpendicular transfer clock phiV5 is set to "L" level, the potential under the transfer electrode 26 will become shallow, and signal-charge x of light-receiving field 12a of low sensibility will be stored in the bottom of the transfer electrode 25 (t=t4).

[0048] In this condition, signal-charge O by the side of the high sensitivity read at intervals of a pixel in the perpendicular direction and signal-charge x by the side of low sensibility will be arranged by turns for every line. Henceforth, it shifts to the Rhine shift period and a perpendicular transfer is performed. And in drawing 1, signal-charge O by the side of high sensitivity is moved to the level transfer register 3 by the level transfer register 4 per Rhine through the level transfer register 3 and the distribution transfer gate 5, respectively, and the level transfer of signal-charge x by the side of low sensibility is carried out after that.

[0049] Next, actuation of the even number field in frame read-out is explained with reference to the timing chart of drawing 14 based on the explanatory view of drawing 15 of operation. First, in a perpendicular blanking period, if the perpendicular transfer clock phiV3 is set to "H" level, since the potential under the transfer electrode 25 of the 2nd layer of the pixel which shifted from the case of the odd number field one line will become deep, the signal charge accumulated in light-receiving field 12b of high sensitivity is read to the bottom of the transfer electrode 25 at intervals of a pixel (t=t5). At this time, both the perpendicular transfer clock phiV1, phiV2, phiV4, phiV5, and phiV6 are in "L" level.

[0050] Then, the perpendicular transfer clock phiV3, phiV4, and phiV5 change on "L" level through "M" level in order. That is, the perpendicular transfer clock phiV3 changes on ""M" level from H" level, and changes on fixed time amount "after L" level further. Next, the perpendicular transfer clock phiV4 changes on "L" "M" level from level within the period of perpendicular transfer clock phi" M" level, and changes on fixed time amount "after L" level further. [of V3] Then, the perpendicular transfer clock phiV5 changes on "L" "M" level from level within the period of perpendicular transfer clock phi" M" level, and changes on fixed time amount "after L" level further. [of V4]

[0051] Thus, when the perpendicular transfer clock phiV3, phiV4, and phiV5 change on "L" level via "M" level in order, the perpendicular transfer of the signal charge under the transfer electrode 25 with which the perpendicular transfer clock phiV3 was impressed is carried out. this time -- the perpendicular transfer clock phiV6 -- "M" -- the perpendicular transfer clock phiV5 since it is in level -- "L" from "M" level -- when it changes on level (t=t6), the signal charge transmitted from under the transfer electrode 25 with which the perpendicular transfer clock phiV3 was impressed is moved to the bottom of the transfer electrode 25 with which the perpendicular transfer clock phiV6 was impressed, and is accumulated here.

[0052] Next, if the perpendicular transfer clock phiV2 is set to "H" level, since the potential under the transfer electrode 26 of the 3rd layer of the pixel of light-receiving field 12b of the high sensitivity read previously will become deep, the signal charge accumulated in light-receiving field 12a of low sensibility of the pixel concerned is read to the bottom of the transfer electrode 26 (t=t7). At this time, both the perpendicular transfer clock phiV1, phiV4, and phiV5 are in "L" level, and both the perpendicular transfer clock phiV3 and phiV6 are in "M" level.

[0053] moreover, the perpendicular transfer clock phiV2 -- "M" -- if set to level, since the potential under the transfer electrode 25 with which the potential and the perpendicular transfer clock phiV3 under the transfer electrode 26 with which the perpendicular transfer clock phiV2 was impressed were impressed will serve as this level, signal-charge x read from light-receiving field 12a of low sensibility is stored in the bottom of the transfer electrode 26 and the transfer electrode 25. And if the perpendicular transfer clock phiV2 is set to "L" level, the potential under the transfer electrode 26 will become shallow, and signal-charge x of light-receiving field 12a of low sensibility will be stored in the bottom of the transfer electrode 25 (t=t8). Henceforth, it shifts to the Rhine shift period and a perpendicular transfer and a level transfer are performed like the case of the odd number field.

[0054] Drawing 16 is the outline block diagram showing other operation gestalten of this invention, among drawing, gives the same sign to drawing 1 and an equivalent part, and is shown. In drawing 16, each light sensing portion 1 by which two-dimensional arrangement was carried out consists matrix-like of two light-receiving fields 12a and 12b where sensibility differs. Moreover, while mixing and carrying out the perpendicular transfer of the signals of the light-receiving field of the sensibility with the same light sensing portion which adjoins each other among the signal charges read from each of two light-receiving fields 12a and 12b for every light sensing portion within the perpendicular transfer register 2-1 - 2-n The configuration until it distributes to two level transfer registers 3 and 4 and carries out a level transfer separately by the distribution transfer gate 5 is completely the same as the case of a previous operation gestalt.

[0055] And it differs from the previous operation gestalt at the point described below. That is, in this operation gestalt, while forming a limiter 61 beside the outgoing end section of the level transfer register 7 which carries out the level

transfer of the signal charge of light-receiving field 12b of high sensitivity, it has the composition of having formed the charge detecting element 62 and the buffer 63 in common to two level transfer registers 3 and 4. The charge detecting element 62 receives the signal charge of light-receiving field 12b of the high sensitivity which it has floating diffusion amplifier composition, and the level transfer was carried out with the signal charge of light-receiving field 12a of low sensitivity by which the level transfer was carried out with the level transfer register 3, and the level transfer register 4, and was clipped by the limiter 61, and mixes both signal charges, and changes and outputs them to a signal level.

[0056] The Y-Y' line cross section of drawing 16 shows an example of the concrete configuration of a limiter 61 to drawing 17. In drawing 17, the outgoing end section of the level transfer register 4 is constituted by forming the level CCD channel 65 of the N type impurity layer formed in the front-face side of the P type well field 64, and arranging the level transfer electrode 67 through gate dielectric film 66 on it by it. The outgoing end section of this level transfer register 4 is adjoined, and it is N. - The drain 69 which consists of overflow barrier 68 which consists of a mold impurity layer, and an N type impurity layer is formed, and the limiter 61 is constituted by this overflow barrier 68 and drain 69. The predetermined direct current voltage E0 is impressed to the drain 69.

[0057] It sets to the limiter 61 of the above-mentioned configuration, and is N. - The height of the potential of the overflow barrier 68 is decided by concentration of a mold impurity layer etc., and the height of this potential serves as clip level with it. And in the level transfer register 4, if the amount of charges exceeds clip level when the signal charge of light-receiving field 12b of high sensitivity is transmitted in order and accumulated in the packet beside a limiter 61, a limiter will be hung to the signal charge of light-receiving field 12b of high sensitivity by the charge to have exceeded being thrown away into a drain 69. In addition, in drawing 17, the direction of transfer of the level transfer register 4 is a right-angled direction to space.

[0058] As mentioned above, in the CCD solid state camera concerning this operation gestalt The inside of the signal charge read from each of two light-receiving fields 12a and 12b for every light sensing portion, While mixing and carrying out the perpendicular transfer of the signals of the light-receiving field of the sensibility with the same adjacent light sensing portion within the perpendicular transfer register 2-1 - 2-n, and distributing to two level transfer registers 3 and 4 and carrying out a level transfer separately by the distribution transfer gate 5 By clipping by the limiter 61 about the signal charge of light-receiving field 12b of high sensitivity, and having made it mix with the signal charge of light-receiving field 12a of the low sensibility in the floating diffusion capacity of the charge detecting element 62 after an appropriate time Since a limiter is hung by the common limiter 61 to each signal charge of light-receiving field 12b of high sensitivity, it can control that originate in the property variation between pixels and the nonuniformity of a fixed pattern occurs in an image.

[0059] In addition, although considered as the configuration which hangs a limiter to the signal charge of light-receiving field 12b of high sensitivity within the level transfer register 7 by the limiter 61 with this operation gestalt, it is also possible to hang a limiter to the signal charge of light-receiving field 12b of high sensitivity within the charge detecting element 62.

[0060] Namely, while transmitting the signal charge of light-receiving field 12a of low sensibility, and the signal charge of light-receiving field 12b of high sensitivity to the charge detecting element 62 by turns from two level transfer registers 3 and 4 in the form with which the high sensitivity side was made to precede In the charge detecting element 62, as a reset pulse which resets floating diffusion capacity What is necessary is to set up 3 value level containing clamp level, to clip the signal charge by the side of the high sensitivity previously transmitted from the level transfer register 4 with the clamp level, to mix with the signal charge by the side of the low sensibility transmitted from the level transfer register 3 after that, to change into a signal level, and just to make it output.

[0061] In addition, in each above-mentioned operation gestalt, although the case of a configuration of having divided each light sensing portion 1 into two to the light-receiving field to which sensibility differs was explained, it is also possible to divide into three or more light-receiving fields to which it is not comparatively limited for 2 minutes, and sensibility differs. In this case, since a level transfer register also needs to transmit the signal charge corresponding to each sensibility separately, only the number corresponding to the number of partitions of a light-receiving field is needed. Moreover, if it hits hanging a limiter, what is necessary is just made to carry out to signal charges other than the signal charge of the light-receiving field of figure of merit, or the signal based on it at least.

[0062]

[Effect of the Invention] As explained above, according to this invention, each light sensing portion is divided into two or more light-receiving fields to which sensibility differs. The inside of the signal charge read from each of two or more light-receiving fields for every light sensing portion, While carrying out the level transfer of the signal charge of the light-receiving field where the perpendicular transfer of the signal charges of the light-receiving field of the sensibility with the same adjacent light sensing portion is mixed and carried out within a perpendicular transfer register, and

sensibility differs separately with two or more level transfer registers. By having clipped signal charges other than the signal charge of the light-receiving field of figure of merit, or the signal based on it at least, mixing or adding and having made it output the signal charge of the light-receiving field of other sensibility, or the signal based on it. A dynamic range can be expanded without generating the fixed pattern noise resulting from the nonuniformity of the amount Q_s of saturation charges of each pixel, since a clamp is performed with common clamp level to each signal charge by the side of high sensitivity, or the signal based on it.

[Translation done.]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-205589

(43)公開日 平成9年(1997)8月5日

(51)Int.Cl.⁶
H 04 N 5/335
H 01 L 27/148

識別記号 庁内整理番号

F I
H 04 N 5/335
H 01 L 27/14

技術表示箇所
P
B

審査請求 未請求 請求項の数3 O L (全14頁)

(21)出願番号 特願平8-11485

(22)出願日 平成8年(1996)1月26日

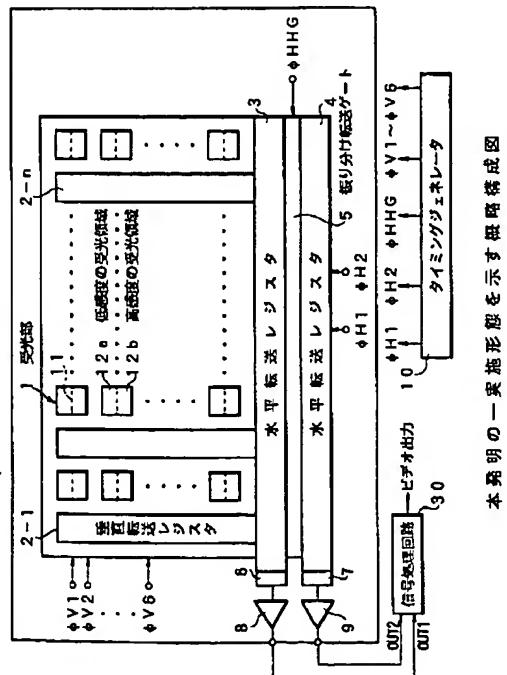
(71)出願人 000002185
ソニー株式会社
東京都品川区北品川6丁目7番35号
(72)発明者 原田 耕一
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内
(74)代理人 弁理士 船橋 國則

(54)【発明の名称】 固体撮像装置

(57)【要約】

【課題】 各画素の飽和電荷量 Q_s のムラが大きいこと
によって画像に固定パターンノイズが発生していた。

【解決手段】 各受光部1を感度が異なる2つの受光領域12a, 12bに分割し、各受光部1ごとに2つの受光領域12a, 12bの各々から読み出された信号電荷のうち、隣り合う受光部の同じ感度の受光領域の信号電荷同士を垂直転送レジスタ2-1~2-n内で混合して垂直転送し、かつ感度の異なる受光領域の信号電荷を振り分け転送ゲート5によって2本の水平転送レジスタ3, 4に振り分けて別々に水平転送するとともに、電荷換出部6, 7で信号電圧に変換して外部の信号処理回路30に供給し、この信号処理回路30において、高感度側の信号をクリップした後低感度側の信号と加算してビデオ出力信号とする。



1

【特許請求の範囲】

【請求項1】 チャネルトップ領域によって少なくとも2分割されかつ各々独立に開口を持つとともに各々の感度が異なる複数の受光領域からなり、マトリクス状に2次元配置された複数個の受光部と、

前記複数個の受光部の垂直列ごとに配されかつ各受光部ごとに前記複数の受光領域の各々から読み出された信号電荷のうち、隣り合う受光部の同じ感度の受光領域の信号電荷同士を混合して垂直転送する複数本の垂直転送レジスタと、

前記複数本の垂直転送レジスタによって順に転送される感度の異なる受光領域の信号電荷を別々に受けて水平転送する複数本の水平転送レジスタと、

前記複数本の水平転送レジスタによって転送された信号電荷を検出して電気信号に変換する複数の電荷検出部と、

前記複数の電荷検出部の各出力信号のうち、少なくとも最小感度の受光領域の信号電荷以外の信号電荷に基づく出力信号をクリップし、このクリップした信号と他の感度の受光領域の信号電荷に基づく出力信号とを加算して出力する信号処理回路とを備えたことを特徴とする固体撮像装置。

【請求項2】 チャネルトップ領域によって少なくとも2分割されかつ各々独立に開口を持つとともに各々の感度が異なる複数の受光領域からなり、マトリクス状に2次元配置された複数個の受光部と、

前記複数個の受光部の垂直列ごとに配されかつ各受光部ごとに前記複数の受光領域の各々から読み出された信号電荷のうち、隣り合う受光部の同じ感度の受光領域の信号電荷同士を混合して垂直転送する複数本の垂直転送レジスタと、

前記複数本の垂直転送レジスタによって順に転送される感度の異なる受光領域の信号電荷を別々に受けて水平転送する複数本の水平転送レジスタと、

前記複数本の水平転送レジスタによって転送された信号電荷のうち、少なくとも最小感度の受光領域の信号電荷以外の信号電荷をクリップし、このクリップした信号電荷と他の感度の受光領域の信号電荷とを混合して出力する出力部とを備えたことを特徴とする固体撮像装置。

【請求項3】 前記出力部は、前記複数本の水平転送レジスタによって転送された信号電荷のうち、少なくとも最小感度の受光領域の信号電荷以外の信号電荷をクリップする单一のリミッタと、前記リミッタでクリップされた信号電荷と他の感度の受光領域の信号電荷とを混合し、これを電気信号に変換する单一の電荷検出部とからなることを特徴とする請求項2記載の固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、固体撮像装置に関し、特に光入力に対するダイナミックレンジが広いわ

2

ゆる広ダイナミックレンジCCD(Charge Coupled Device)固体撮像装置に関する。

【0002】

【従来の技術】 CCD固体撮像装置では、マトリクス状に2次元配置された各画素(受光部)において光電変換されかつ蓄積された信号電荷が画素から溢れた後は、この信号電荷に基づく信号出力が一定となるため、画素の飽和レベル以上の入射光量に対応する信号出力が得られなく、したがって光入力に対するダイナミックレンジが狭い。

【0003】 このダイナミックレンジを拡大するため、図18に示すように、感度の異なる2種類の画素、例えば高感度画素101と低感度画素102とを垂直方向にて隣接して交互に配置し、高感度画素101の信号電荷については画素内でリミッタを掛けてから垂直転送レジスタ103に読み出し、当該レジスタ103内で高感度画素101の信号電荷と低感度画素102の信号電荷とを混合した後垂直転送し、さらに水平転送レジスタ104にて水平転送して電荷検出部105に供給し、ここで電気信号に変換した後バッファ106を介して出力するようにした構成の固体撮像装置がある(例えば、特開平3-117281号公報参照)。

【0004】かかるCCD固体撮像装置においては、入射光量がある一定量以上になると、高感度画素101の信号電荷にリミッタが掛かるため、この高感度画素101の信号電荷と低感度画素102の信号電荷とを混合することで、図19に示すところの折れ線近似の入出力特性が得られ、これによって広ダイナミックレンジ化が実現される。

【0005】

【発明が解決しようとする課題】 しかしながら、高感度画素101において、各画素ごとにリミッタを掛けるようにした上記構成の従来のCCD固体撮像装置では、現実には、画素ごとにオーバーフロー特性がばらつき、各画素の飽和電荷量Qsのムラが大きいため、図20に示すように、折れ線近似の入出力特性にオフセットが生じる。したがって、高感度画素101が飽和するような入射光量の場合、各画素の飽和電荷量Qsのムラが大きいことによって画像に固定パターンノイズ(固定パターンのムラ)が発生するという問題があった。

【0006】そこで、本発明は、各画素の飽和電荷量Qsのムラに起因する固定パターンノイズを発生することなく、ダイナミックレンジの拡大を可能とした固体撮像装置を提供することを目的とする。

【0007】

【課題を解決するための手段】 本発明による固体撮像装置は、チャネルトップ領域によって少なくとも2分割されかつ各々独立に開口を持つとともに各々の感度が異なる複数の受光領域からなり、マトリクス状に2次元配置された複数個の受光部と、この複数個の受光部の垂直

列ごとに配されかつ各受光部ごとに複数の受光領域の各々から読み出された信号電荷のうち、隣り合う受光部の同じ感度の受光領域の信号電荷同士を混合して垂直転送する複数本の垂直転送レジスタと、この複数本の垂直転送レジスタによって順に転送される感度の異なる受光領域の信号電荷を別々に受けて水平転送する複数本の水平転送レジスタと、この複数本の水平転送レジスタによって転送された信号電荷を検出して電気信号に変換する複数の電荷検出部と、この複数の電荷検出部の各出力信号のうち、少なくとも最小感度の受光領域の信号電荷以外の信号電荷に基づく出力信号をクリップし、このクリップした信号と他の感度の受光領域の信号電荷に基づく出力信号とを加算して出力する信号処理回路とを備えた構成となっている。

【0008】上記構成の固体撮像装置において、各受光部の複数の受光領域の感度が各々異なることで、同じ入射光に対して各受光領域で光電変換される電荷量が異なる。これらの受光部からは、各受光部ごとに複数の受光領域の各々の信号電荷が垂直転送レジスタに読み出される。この読み出された信号電荷のうち、隣り合う受光部の同じ感度の受光領域の信号電荷同士が垂直転送レジスタ内で混合された後垂直転送され、さらに複数本の水平転送レジスタに感度の異なる受光領域に対応して振り分けられて別々に水平転送され、電荷検出部で電気信号に変換される。そして、信号処理回路では、電荷検出部の各出力信号のうち、少なくとも最小感度の受光領域の信号電荷以外の信号電荷に基づく出力信号がクリップされ、かかる後他の感度の受光領域の信号電荷に基づく出力信号と加算される。

【0009】本発明による他の固体撮像装置は、チャネルトップ領域によって少なくとも2分割されかつ各々独立に開口を持つとともに各々の感度が異なる複数の受光領域からなり、マトリクス状に2次元配置された複数個の受光部と、この複数個の受光部の垂直列ごとに配されかつ各受光部ごとに複数の受光領域の各々から読み出された信号電荷のうち、隣り合う受光部の同じ感度の受光領域の信号電荷同士を混合して垂直転送する複数本の垂直転送レジスタと、この複数本の垂直転送レジスタによって順に転送される感度の異なる受光領域の信号電荷を別々に受けて水平転送する複数本の水平転送レジスタと、この複数本の水平転送レジスタによって転送された信号電荷のうち、少なくとも最小感度の受光領域の信号電荷以外の信号電荷をクリップし、このクリップした信号電荷と他の感度の受光領域の信号電荷とを混合して出力する出力部とを備えた構成となっている。

【0010】上記構成の他の固体撮像装置において、先の固体撮像装置の場合と同様に、各受光部ごとに複数の受光領域の各々から読み出された信号電荷のうち、隣り合う受光部の同じ感度の受光領域の信号電荷同士が垂直転送レジスタ内で混合された後垂直転送され、さらに複

数本の水平転送レジスタに感度の異なる受光領域に対応して振り分けられて別々に水平転送される。そして、出力部では、水平転送された信号電荷のうち、少なくとも最小感度の受光領域の信号電荷以外の信号電荷がクリップされ、かかる後他の感度の受光領域の信号電荷とを混合される。

【0011】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照しつつ詳細に説明する。図1は、本発明の一実施形態を示す概略構成図である。図1において、入射光をその光量に応じた電荷量の信号電荷に変換しつつ蓄積する複数個の受光部（画素）1がマトリクス状に2次元配置されている。これらの受光部1は、チャネルトップ領域11によって例えば2分割された2つの受光領域12a, 12bによって構成されている。

【0012】この2つの受光領域12a, 12bには、図2に示すように、入射光を取り込むための開口13a, 13bが独立に設けられている。開口13a, 13bの各開口面積Sa, Sbは互いに異なり、例えばSa < Sbとなるように設定されている。これにより、開口面積の大きい受光領域12bの方が、同じ入射光に対して取り込む光量が多くなるため、受光領域12bの方が受光領域12aよりも感度が高くなる。また、高感度側の受光領域12bの上にのみオンチップレンズ14を配することで、感度差はさらに大きなものとなる。

【0013】なお、本例では、2つの受光領域12a, 12bの感度を異ならせるために、開口13a, 13bの各開口面積Sa, Sbを異ならせ、さらに感度の高い方にのみオンチップレンズ14を配する構成としたが、開口面積Sa, Sbを異ならせるだけ、あるいは一方にのみオンチップレンズ14を配するだけでも、2つの受光領域12a, 12b間に感度差を持たせることは可能である。さらに、2つの受光領域12a, 12bの上に色フィルタを配し、各色フィルタの透過率を異ならせたり、2つの受光領域12a, 12bの上の積層膜の膜厚を変えて透過率を異ならせるなどによっても、2つの受光領域12a, 12bに感度差を持たせることが可能である。

【0014】上記構成の各受光部1に対し、その垂直列ごとにn本の垂直転送レジスタ2-1～2-nが配されている。垂直転送レジスタ2-1～2-nの平面パターンを図3に、そのX-X'線断面を図4にそれぞれ示す。図3および図4において、転送チャネル21に沿ってチャネルトップ領域22が形成されている。また、転送チャネル21の上方には、ゲート絶縁膜(SiO₂)23を介して第1層、第2層、第3層のポリシリコン(1Poly, 2Poly, 3Poly)からなる転送電極24, 25, 26が、転送電極24→転送電極26→転送電極25の順で転送方向に繰り返して配置されている。

【0015】上記構成の垂直転送レジスタ2-1～2-n

は、例えば6相の垂直転送クロック $\phi V_1 \sim \phi V_6$ によって駆動される。この6相の垂直転送クロック $\phi V_1 \sim \phi V_6$ は、1個の受光部1に対応して設けられた3個の転送電極24, 26, 25について、垂直転送方向において隣り合う2画素分を対とし、この6個の転送電極を1単位として与えられる。

【0016】すなわち、一方の受光部1に対応する第1層の転送電極24には1相目の垂直転送クロック ϕV_1 が、第3層の転送電極26には2相目の垂直転送クロック ϕV_2 が、第2層の転送電極25には3相目の垂直転送クロック ϕV_3 がそれぞれ印加され、他方の受光部1に対応する第1層の転送電極24には4相目の垂直転送クロック ϕV_4 が、第3層の転送電極26には5相目の垂直転送クロック ϕV_5 が、第2層の転送電極25には6相目の垂直転送クロック ϕV_6 がそれぞれ印加される。この垂直転送クロック $\phi V_1 \sim \phi V_6$ は3値レベルをとり、これによって3つの転送電極24, 25, 26のいずれの電極でも信号電荷を読み出せるようになっている。

【0017】この垂直転送レジスタ2-1～2-nにおいて、各受光部1ごとに2つの受光領域12a, 12bの各々から順に読み出された信号電荷のうち、隣り合う受光部の同じ感度の受光領域の信号電荷同士が混合される。このとき、感度の異なる受光領域の各信号電荷は、垂直転送レジスタ2-1～2-n内に交互に配置される。そして、垂直転送レジスタ2-1～2-nは、混合した各信号電荷を水平ランキング期間の一部において順にシフトしつつ垂直方向に転送する。この信号電荷の読み出し、混合および垂直転送の具体的な動作については、後で詳細に説明する。

【0018】垂直転送レジスタ2-1～2-nの転送方向の前方には、感度の異なる2つの受光領域12a, 12bに対応して2本の水平転送レジスタ3, 4が配されている。この2本の水平転送レジスタ3, 4は、2相の水平転送クロック $\phi H_1, \phi H_2$ によって駆動され、垂直転送レジスタ2-1～2-nから順に転送される感度の異なる受光領域の1ライン分の信号電荷を別々に受け、水平ランキング期間の後の水平走査期間において順次水平方向に転送する。

【0019】例えば、垂直転送レジスタ2-1～2-n側の水平転送レジスタ3は、隣り合う受光部1の低感度の受光領域12aの信号電荷同士を混合して得られる2画素分の信号電荷を順に転送し、もう一方の水平転送レジスタ4は、隣り合う受光部1の高感度の受光領域12bの信号電荷同士を混合して得られる2画素分の信号電荷を順に転送する。この2本の水平転送レジスタ3, 4に対する信号電荷の振り分けは、両水平転送レジスタ3, 4間に配された振り分け転送ゲート5によって行われる。

【0020】すなわち、図5に示すように、垂直転送レジスタ2-1～2-nから一方の水平転送レジスタ3に転送

された信号電荷は、振り分け転送ゲート5によって制御されるチャネル領域51を通って他方の水平転送レジスタ4に移される構造となっている。振り分け転送ゲート5は、振り分けゲートパルス $\phi H H G$ によって開閉制御される。なお、チャネル領域51の両側にはチャネルレストップ部52が形成され、それに対応する水平転送レジスタ3から水平転送レジスタ4への電荷転送を阻止している。

【0021】具体的には、図5において、低感度の受光領域12aについての信号電荷を○印で示し、高感度の受光領域12bについての信号電荷を●印で示した場合、信号電荷○は垂直転送レジスタ2-1～2-nから水平転送レジスタ3に移されると、そのまま水平転送レジスタ3において水平転送される。一方、信号電荷●は垂直転送レジスタ2-1～2-nから水平転送レジスタ3に移されると、さらに振り分け転送ゲート5によってチャネル領域51を介して水平転送レジスタ4に移され、そのまま水平転送レジスタ4において水平転送される。

【0022】水平転送レジスタ3, 4の転送先の端部にはそれぞれ、例えばフローティング・ディフュージョン・アンプ構成の電荷検出部6, 7が設けられている。この電荷検出部6, 7は、水平転送レジスタ3, 4によって水平転送された信号電荷を検出して信号電圧に変換する。この2つの信号電圧は、バッファ8, 9を介して信号出力OUT1, OUT2として外部へ出力される。なお、6相の垂直転送クロック $\phi V_1 \sim \phi V_6$ 、2相の水平転送クロック $\phi H_1, \phi H_2$ および振り分けゲートパルス $\phi H H G$ などの各種のタイミング信号は、タイミングジェネレータ10で生成される。

【0023】2つの信号出力OUT1, OUT2のうち、信号出力OUT1は低感度の受光領域12aの信号電荷に基づく信号電圧であり、信号出力OUT2は高感度の受光領域12bの信号電荷に基づく信号電圧である。この信号出力OUT1, OUT2は外部の信号処理回路30に供給される。この信号処理回路30の具体的な回路構成の一例を図6に示す。

【0024】図6において、信号出力OUT1はサンプルホールド(S/H)回路31でサンプルホールドされた後、スライス回路32において所定のスライスレベルE1でスライスされる。このスライス回路32の出力信号は、ビデオアンプ33で増幅されて加算器34の一方の入力となる。また、信号出力OUT2はサンプルホールド回路35でサンプルホールドされ、クリップ回路36で所定のクリップレベルE2にクリップされた後、加算器34の他方の入力となる。加算器34は両入力信号を加算してビデオ出力信号とする。図7に、入射光量に対するビデオ出力信号の特性を示す。

【0025】上述したように、高感度の受光領域12bの信号電荷に基づく出力信号を所定のクリップレベルE2にクリップした後、所定のスライスレベルE1でスラ

イスされかつビデオアンプ3 3で増幅された低感度の受光領域1 2 aの信号電荷に基づく出力信号と加算し、ビデオ出力として導出するようにしたことにより、高感度の受光領域1 2 bの信号電荷に基づく出力信号に対して共通のクリップレベルE 2でクリップが掛けられるため、画素間の特性バラツキに起因して画像に固定パターンのムラが発生するのを抑制できる。

【0026】なお、画素の配列構成において、各受光部1を2つに分割し、低感度の受光領域1 2 aと高感度の受光領域1 2 bとを垂直転送方向において交互に配置した構成の本実施形態に係るCCD固体撮像装置は、図18に示したように、高感度画素1 0 1と低感度画素1 0 2とを垂直転送方向において交互に配置した構成の従来のCCD固体撮像装置と概念的には同じである。ところが、本実施形態においては、1つの受光部（画素）1をチャネルトップ領域1 1で分割した構成を1つの特長としている。

【0027】このように、1つの受光部1をチャネルトップ領域1 1で分割し、低感度の受光領域1 2 aと高感度の受光領域1 2 bとを垂直転送方向において交互に配置した構成を採ることにより、画素の微細加工が可能となる。これにより、CCD固体撮像装置の多画素化および小型化が図れる。

【0028】また、垂直転送方向で隣り合う2画素（受光部）間において同じ感度を有する受光領域の信号電荷同士を混合するようにしたことにより、垂直方向の解像度が半分に低下するものの、従来のフィールド読み出しおよびフレーム読み出しを実現できることになる。

【0029】以下、2つの受光領域1 2 a, 1 2 bからの信号電荷の読み出し、混合および垂直転送の具体的な動作につき、フィールド読み出しとフレーム読み出しとに場合分けして説明する。なお、図3に示す垂直転送レジスタ2-1～2-nにおいて、6相の垂直転送クロック ϕ V 1～ ϕ V 6は、先述したように3値レベルをとる。すなわち、高レベル（以下、“H”レベルと記す）、中間レベル（以下、“M”レベルと記す）、低レベル（以下、“L”レベルと記す）の3値をとり、これによって3つの転送電極2 4, 2 5, 2 6のいずれの電極でも信号電荷の読み出しが可能な構成となっている。

【0030】先ず、フィールド読み出しの場合の奇数フィールドの動作について、図8のタイミングチャートを参照し、図9の動作説明図に基づいて説明する。先ず、垂直ブランкиング期間において、垂直転送クロック ϕ V 3, ϕ V 6が“H”レベルになると、隣り合う2画素の各々において第2層の転送電極2 5の下のポテンシャルが深くなるため、高感度の受光領域1 2 bに蓄積された信号電荷（図中、○印で示し、以下同様とする）が転送電極2 5の下に読み出される（t=t 1）。このとき、垂直転送クロック ϕ V 1, ϕ V 2, ϕ V 4および ϕ V 5が共に“L”レベルにある。

【0031】その後、垂直転送クロック ϕ V 3, ϕ V 4および ϕ V 5が順に“M”レベルを経て“L”レベルに遷移する。すなわち、垂直転送クロック ϕ V 3が“H”レベルから“M”レベルに遷移し、さらに一定時間後“L”レベルに遷移する。次に、垂直転送クロック ϕ V 4が垂直転送クロック ϕ V 3の“M”レベルの期間内に“L”レベルから“M”レベルに遷移し、さらに一定時間後“L”レベルに遷移する。続いて、垂直転送クロック ϕ V 5が垂直転送クロック ϕ V 4の“M”レベルの期間内に“L”レベルから“M”レベルに遷移し、さらに一定時間後“L”レベルに遷移する。

【0032】このように、垂直転送クロック ϕ V 3, ϕ V 4および ϕ V 5が順に“M”レベルを経由して“L”レベルに遷移することにより、垂直転送クロック ϕ V 3が印加された転送電極2 5の下の信号電荷が垂直転送される。このとき、垂直転送クロック ϕ V 6が継続して“M”レベルにあることから、垂直転送クロック ϕ V 5が“M”レベルから“L”レベルに遷移した時点（t=t 2）で、垂直転送クロック ϕ V 3が印加された転送電極2 5の下から転送された信号電荷が、垂直転送クロック ϕ V 6が印加された転送電極2 5の下に移され、よって隣り合う2画素間において高感度側の信号電荷同士が混合される。

【0033】次に、垂直転送クロック ϕ V 2および ϕ V 4が“H”レベルになると、2画素の一方の第3層の転送電極2 6および他方の第1層の転送電極2 4の下のポテンシャルが深くなるため、低感度の受光領域1 2 aに蓄積された信号電荷（図中、×印で示し、以下同様とする）が転送電極2 6, 2 4の下に読み出される（t=t 3）。このとき、垂直転送クロック ϕ V 1, ϕ V 3および ϕ V 5が共に“L”レベルにあり、垂直転送クロック ϕ V 6が“M”レベルにある。

【0034】その後、垂直転送クロック ϕ V 2および ϕ V 3が順に“M”レベルを経て“L”レベルに遷移する。すなわち、垂直転送クロック ϕ V 2が“H”レベルから“M”レベルに遷移し、さらに一定時間後“L”レベルに遷移する。次に、垂直転送クロック ϕ V 3が垂直転送クロック ϕ V 2の“M”レベルの期間内に“L”レベルから“M”レベルに遷移し、さらに一定時間後“L”レベルに遷移する。

【0035】このように、垂直転送クロック ϕ V 2および ϕ V 3が順に“M”レベルを経由して“L”レベルに遷移することにより、垂直転送クロック ϕ V 2が印加された転送電極2 6の下の信号電荷が垂直転送される。このとき、垂直転送クロック ϕ V 4が継続して“M”レベルにあることから、垂直転送クロック ϕ V 3が“M”レベルから“L”レベルに遷移した時点（t=t 4）で、垂直転送クロック ϕ V 2が印加された転送電極2 6の下から転送された信号電荷が、垂直転送クロック ϕ V 4が印加された転送電極2 4の下に移され、よって隣り合う

2画素間において低感度側の信号電荷同士が混合される。

【0036】この状態では、垂直方向において隣り合う2画素間で混合された同じ感度の受光領域同士の信号電荷、即ち高感度側の信号電荷○と低感度側の信号電荷×とが1ラインごとに交互に配置されることになる。以降、ラインシフト期間に移行して垂直転送が行われる。そして、図1において、低感度側の信号電荷×が水平転送レジスタ3に、高感度側の信号電荷○が水平転送レジスタ3および振り分け転送ゲート5を介して水平転送レジスタ4にそれぞれライン単位で移され、その後水平転送される。

【0037】続いて、フィールド読み出しの場合の偶数フィールドの動作について、図10のタイミングチャートを参照し、図11の動作説明図に基づいて説明する。垂直プランキング期間において、垂直転送クロックφV3、φV6が“H”レベルになると、隣り合う2画素の各々において第2層の転送電極25の下のポテンシャルが深くなるため、高感度の受光領域12bに蓄積された信号電荷が転送電極25の下に読み出される($t=t_5$)。このとき、垂直転送クロックφV1、φV2、φV4およびφV5が共に“L”レベルにある。

【0038】その後、垂直転送クロックφV6、φV1およびφV2が順に“M”レベルを経て“L”レベルに遷移する。すなわち、垂直転送クロックφV6が“H”レベルから“M”レベルに遷移し、さらに一定時間後“L”レベルに遷移する。次に、垂直転送クロックφV1が垂直転送クロックφV6の“M”レベルの期間内に“L”レベルから“M”レベルに遷移し、さらに一定時間後“L”レベルに遷移する。続いて、垂直転送クロックφV2が垂直転送クロックφV1の“M”レベルの期間内に“L”レベルから“M”レベルに遷移し、さらに一定時間後“L”レベルに遷移する。

【0039】このように、垂直転送クロックφV6、φV1およびφV2が順に“M”レベルを経由して“L”レベルに遷移することで、垂直転送クロックφV6が印加された転送電極25の下の信号電荷が垂直転送される。このとき、垂直転送クロックφV3が継続して“M”レベルにあることから、垂直転送クロックφV2が“M”レベルから“L”レベルに遷移した時点($t=t_6$)で、垂直転送クロックφV6が印加された転送電極25の下から転送された信号電荷が、垂直転送クロックφV3が印加された転送電極25の下に移され、よって奇数フィールドの場合と異なる組み合わせにおいて隣り合う2画素間で高感度側の信号電荷同士が混合される。

【0040】次に、垂直転送クロックφV1およびφV5が“H”レベルになると、隣り合う2画素の一方の第1層の転送電極24および他方の第3層の転送電極26の下のポテンシャルが深くなるため、低感度の受光領域

12aに蓄積された信号電荷が転送電極24、26の下に読み出される($t=t_7$)。このとき、垂直転送クロックφV2、φV4およびφV6が共に“L”レベルにあり、垂直転送クロックφV3が“M”レベルにある。

【0041】その後、垂直転送クロックφV5およびφV6が順に“M”レベルを経て“L”レベルに遷移する。すなわち、垂直転送クロックφV5が“H”レベルから“M”レベルに遷移し、さらに一定時間後“L”レベルに遷移する。次に、垂直転送クロックφV6が垂直転送クロックφV5の“M”レベルの期間内に“L”レベルから“M”レベルに遷移し、さらに一定時間後“L”レベルに遷移する。

【0042】このように、垂直転送クロックφV5およびφV6が順に“M”レベルを経由して“L”レベルに遷移することにより、垂直転送クロックφV5が印加された転送電極26の下の信号電荷が垂直転送される。このとき、垂直転送クロックφV1が継続して“M”レベルにあることから、垂直転送クロックφV6が“M”レベルから“L”レベルに遷移した時点($t=t_8$)で、

20 垂直転送クロックφV5が印加された転送電極26の下から転送された信号電荷が、垂直転送クロックφV1が印加された転送電極24の下に移され、よって奇数フィールドの場合と異なる組み合わせにおいて隣り合う2画素間で低感度側の信号電荷同士が混合される。以降、ラインシフト期間に移行し、奇数フィールドの場合と同様にして垂直転送および水平転送が行われる。

【0043】次に、フレーム読み出しの場合の奇数フィールドの動作について、図12のタイミングチャートを参照し、図13の動作説明図に基づいて説明する。先ず、垂直プランキング期間において、垂直転送クロックφV6が“H”レベルになると、垂直方向において1画素おきの第2層の転送電極25の下のポテンシャルが深くなるため、高感度の受光領域12bに蓄積された信号電荷が、1画素おきに転送電極25の下に読み出される($t=t_1$)。このとき、垂直転送クロックφV1～φV5が共に“L”レベルにある。

【0044】その後、垂直転送クロックφV6、φV1およびφV2が順に“M”レベルを経て“L”レベルに遷移する。すなわち、垂直転送クロックφV6が“H”レベルから“M”レベルに遷移し、さらに一定時間後“L”レベルに遷移する。次に、垂直転送クロックφV1が垂直転送クロックφV6の“M”レベルの期間内に“L”レベルから“M”レベルに遷移し、さらに一定時間後“L”レベルに遷移する。続いて、垂直転送クロックφV2が垂直転送クロックφV1の“M”レベルの期間内に“L”レベルから“M”レベルに遷移し、さらに一定時間後“L”レベルに遷移する。

【0045】このように、垂直転送クロックφV6、φV1およびφV2が順に“M”レベルを経由して“L”レベルに遷移することにより、垂直転送クロックφV6

11

が印加された転送電極25の下の信号電荷が垂直転送される。このとき、垂直転送クロックφV3が“M”レベルにあることから、垂直転送クロックφV2が“M”レベルから“L”レベルに遷移した時点($t=t_2$)で、垂直転送クロックφV6が印加された転送電極25の下から転送された信号電荷が、垂直転送クロックφV3が印加された転送電極25の下に移され、ここに蓄積される。

【0046】次に、垂直転送クロックφV5が“H”レベルになると、先に読み出された高感度の受光領域12bの画素の第3層の転送電極26の下のポテンシャルが深くなるため、当該画素の低感度の受光領域12aに蓄積された信号電荷が転送電極26の下に読み出される($t=t_3$)。このとき、垂直転送クロックφV1, φV2およびφV4が共に“L”レベルにあり、垂直転送クロックφV3およびφV6が共に“M”レベルにある。

【0047】また、垂直転送クロックφV5が“M”レベルになると、垂直転送クロックφV5が印加された転送電極26の下のポテンシャルおよび垂直転送クロックφV6が印加された転送電極25の下のポテンシャルが同レベルとなるため、低感度の受光領域12aから読み出された信号電荷×は、転送電極26および転送電極25の下に蓄えられる。そして、垂直転送クロックφV5が“L”レベルになると、転送電極26の下のポテンシャルが浅くなり、低感度の受光領域12aの信号電荷×は転送電極25の下に蓄えられる($t=t_4$)。

【0048】この状態においては、垂直方向において1画素おきに読み出された高感度側の信号電荷○と低感度側の信号電荷×とが1ラインごとに交互に配置されることになる。以降、ラインシフト期間に移行して垂直転送が行われる。そして、図1において、低感度側の信号電荷×が水平転送レジスタ3に、高感度側の信号電荷○が水平転送レジスタ3および振り分け転送ゲート5を介して水平転送レジスタ4にそれぞれライン単位で移され、その後水平転送される。

【0049】次に、フレーム読み出しの場合の偶数フィールドの動作について、図14のタイミングチャートを参照し、図15の動作説明図に基づいて説明する。まず、垂直プランギング期間において、垂直転送クロックφV3が“H”レベルになると、奇数フィールドの場合と1ラインずれた画素の第2層の転送電極25の下のポテンシャルが深くなるため、高感度の受光領域12bに蓄積された信号電荷が、1画素おきに転送電極25の下に読み出される($t=t_5$)。このとき、垂直転送クロックφV1, φV2, φV4, φV5およびφV6が共に“L”レベルにある。

【0050】その後、垂直転送クロックφV3, φV4およびφV5が順に“M”レベルを経て“L”レベルに遷移する。すなわち、垂直転送クロックφV3が“H”

12

レベルから“M”レベルに遷移し、さらに一定時間後“L”レベルに遷移する。次に、垂直転送クロックφV4が垂直転送クロックφV3の“M”レベルの期間内に“L”レベルから“M”レベルに遷移し、さらに一定時間後“L”レベルに遷移する。続いて、垂直転送クロックφV5が垂直転送クロックφV4の“M”レベルの期間内に“L”レベルから“M”レベルに遷移し、さらに一定時間後“L”レベルに遷移する。

【0051】このように、垂直転送クロックφV3, φV4およびφV5が順に“M”レベルを経由して“L”レベルに遷移することにより、垂直転送クロックφV3が印加された転送電極25の下の信号電荷が垂直転送される。このとき、垂直転送クロックφV6が“M”レベルにあることから、垂直転送クロックφV5が“M”レベルから“L”レベルに遷移した時点($t=t_6$)で、垂直転送クロックφV3が印加された転送電極25の下から転送された信号電荷が、垂直転送クロックφV6が印加された転送電極25の下に移され、ここに蓄積される。

【0052】次に、垂直転送クロックφV2が“H”レベルになると、先に読み出された高感度の受光領域12bの画素の第3層の転送電極26の下のポテンシャルが深くなるため、当該画素の低感度の受光領域12aに蓄積された信号電荷が転送電極26の下に読み出される($t=t_7$)。このとき、垂直転送クロックφV1, φV4およびφV5が共に“L”レベルにあり、垂直転送クロックφV3およびφV6が共に“M”レベルにある。

【0053】また、垂直転送クロックφV2が“M”レベルになると、垂直転送クロックφV2が印加された転送電極26の下のポテンシャルおよび垂直転送クロックφV3が印加された転送電極25の下のポテンシャルが同レベルとなるため、低感度の受光領域12aから読み出された信号電荷×は、転送電極26および転送電極25の下に蓄えられる。そして、垂直転送クロックφV2が“L”レベルになると、転送電極26の下のポテンシャルが浅くなり、低感度の受光領域12aの信号電荷×は転送電極25の下に蓄えられる($t=t_8$)。以降、ラインシフト期間に移行し、奇数フィールドの場合と同様にして垂直転送および水平転送が行われる。

【0054】図16は、本発明の他の実施形態を示す概略構成図であり、図中、図1と同等部分には同一符号を付して示してある。図16において、マトリクス状に2次元配置された各受光部1が感度の異なる2つの受光領域12a, 12bからなり、また各受光部1ごとに2つの受光領域12a, 12bの各々から読み出された信号電荷のうち、隣り合う受光部の同じ感度の受光領域の信号同士を垂直転送レジスタ2-1～2-n内で混合して垂直転送するとともに、振り分け転送ゲート5によって2本の水平転送レジスタ3, 4に振り分けて別々に水平転送

13

するまでの構成は、先の実施形態の場合と全く同じである。

【0055】そして、以下に述べる点で先の実施形態と異なっている。すなわち、本実施形態においては、高感度の受光領域12bの信号電荷を水平転送する水平転送レジスタ7の出力端部の横にリミッタ61を設けるとともに、2本の水平転送レジスタ3、4に対して電荷検出部62およびバッファ63を共通に設けた構成となっている。電荷検出部62は、例えばフローティング・ディフュージョン・アンプ構成となっており、水平転送レジスタ3によって水平転送された低感度の受光領域12aの信号電荷と、水平転送レジスタ4によって水平転送されかたりミッタ61でクリップされた高感度の受光領域12bの信号電荷とを受け、両信号電荷を混合しつつ信号電圧に変換して出力する。

【0056】図17に、リミッタ61の具体的な構成の一例を、図16のY-Y'線断面にて示す。図17において、P型ウェル領域64の表面側に形成されたN型不純物層によって水平CCDチャネル65が形成され、その上にゲート絶縁膜66を介して水平転送電極67が配されることにより、水平転送レジスタ4の出力端部が構成されている。この水平転送レジスタ4の出力端部に隣接して、N-型不純物層からなるオーバーフローバリア68とN型不純物層からなるドレイン69が設けられており、このオーバーフローバリア68およびドレイン69によってリミッタ61が構成されている。ドレイン69には、所定の直流電圧E0が印加されている。

【0057】上記構成のリミッタ61において、N-型不純物層の濃度などによってオーバーフローバリア68のポテンシャルの高さが決まり、このポテンシャルの高さがクリップレベルとなる。そして、水平転送レジスタ4において、高感度の受光領域12bの信号電荷が順に転送され、リミッタ61の横のパケットに蓄積されたとき、その電荷量がクリップレベルを越えると、その越えた分の電荷がドレイン69に捨てられることで、高感度の受光領域12bの信号電荷に対してリミッタが掛けられる。なお、図17において、水平転送レジスタ4の転送方向は紙面に対して直角な方向である。

【0058】上述したように、本実施形態に係るCCD固体撮像装置では、各受光部1ごとに2つの受光領域12a、12bの各々から読み出された信号電荷のうち、隣り合う受光部の同じ感度の受光領域の信号同士を垂直転送レジスタ2-1~2-n内で混合して垂直転送し、かつ振り分け転送ゲート5によって2本の水平転送レジスタ3、4に振り分けて別々に水平転送とともに、高感度の受光領域12bの信号電荷についてはリミッタ61でクリップし、かかる後電荷検出部62のフローティング・ディフュージョン容量で低感度の受光領域12aの信号電荷と混合するようにしたことにより、高感度の受光領域12bの各信号電荷に対して共通のリミッタ61

14

でリミッタが掛けられるので、画素間の特性バラツキに起因して画像に固定パターンのムラが発生するのを抑制できる。

【0059】なお、本実施形態では、リミッタ61によって水平転送レジスタ7内で高感度の受光領域12bの信号電荷に対してリミッタをかける構成としたが、電荷検出部62内で高感度の受光領域12bの信号電荷に対してリミッタをかけることも可能である。

【0060】すなわち、2本の水平転送レジスタ3、4から電荷検出部62へ、低感度の受光領域12aの信号電荷と高感度の受光領域12bの信号電荷とを高感度側を先行させた形で交互に転送するようにする一方、電荷検出部62では、フローティング・ディフュージョン容量をリセットするリセットパルスとして、クランプレベルを含む3値レベルを設定し、そのクランプレベルにて水平転送レジスタ4から先に転送される高感度側の信号電荷をクリップし、その後水平転送レジスタ3から転送される低感度側の信号電荷と混合し、信号電圧に変換して出力するようすれば良い。

【0061】なお、上記各実施形態においては、各受光部1を感度が異なる受光領域に2分割した構成の場合について説明したが、2分割に限定されるものではなく、感度が異なる3つ以上の受光領域に分割することも可能である。この場合、水平転送レジスタも各感度に対応した信号電荷を別々に転送する必要があることから、受光領域の分割数に対応した本数だけ必要となる。また、リミッタをかけるに当たっては、少なくとも最小感度の受光領域の信号電荷以外の信号電荷、若しくはそれに基づく信号に対して行うようすれば良い。

【0062】

【発明の効果】以上説明したように、本発明によれば、各受光部を感度が異なる複数の受光領域に分割し、各受光部ごとに複数の受光領域の各々から読み出された信号電荷のうち、隣り合う受光部の同じ感度の受光領域の信号電荷同士を垂直転送レジスタ内で混合して垂直転送し、かつ感度の異なる受光領域の信号電荷を複数本の水平転送レジスタで別々に水平転送するとともに、少なくとも最小感度の受光領域の信号電荷以外の信号電荷、若しくはそれに基づく信号をクリップし、他の感度の受光領域の信号電荷、若しくはそれに基づく信号とを混合若しくは加算して出力するようにしたことにより、高感度側の各信号電荷若しくはそれに基づく信号に対して共通のクランプレベルにてクランプが行われるので、各画素の飽和電荷量Qsのムラに起因する固定パターンノイズを発生することなく、ダイナミックレンジを拡大できることになる。

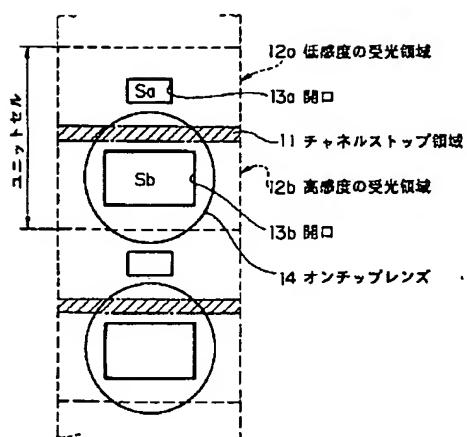
【図面の簡単な説明】

【図1】本発明の一実施形態を示す概略構成図である。

【図2】受光部の構成の一例を示す概略構成図である。

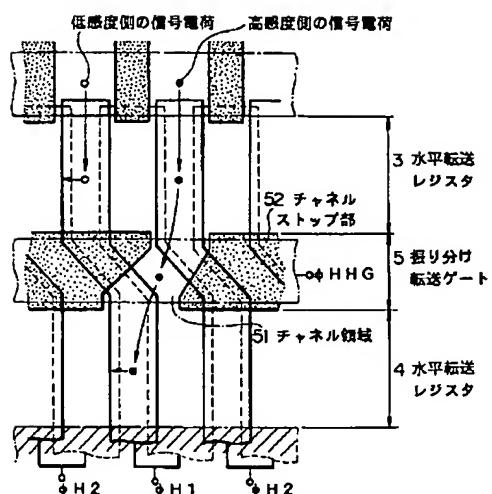
【図3】垂直転送レジスタの構成の一例を示す平面パタ

【図2】



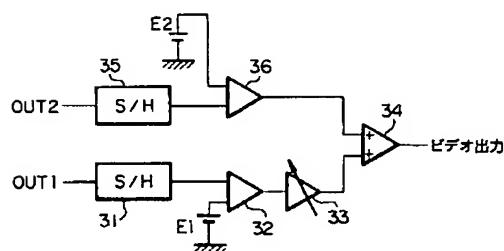
受光部の一例を示す概略構成図

【図5】



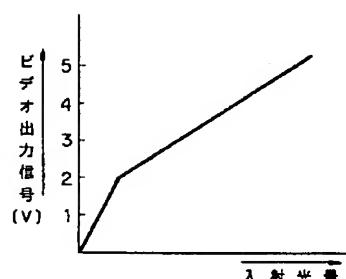
振り分け転送ゲートの概略構成図

【図6】



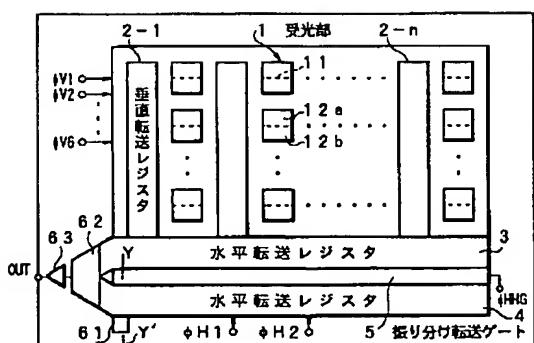
信号処理回路の一例のブロック図

【図7】



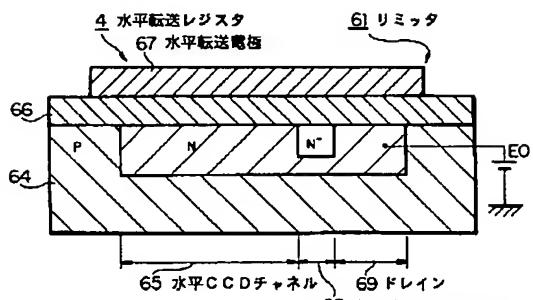
本実施形態に係る入出力特性図

【図16】



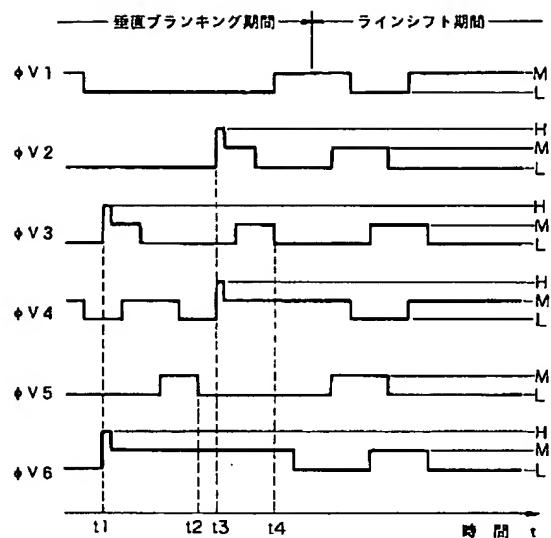
本発明の他の実施形態を示す概略構成図

【図17】



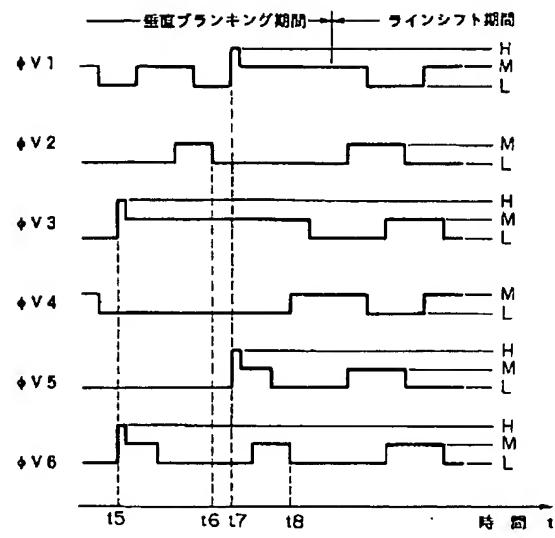
リミッタの構成の一例を示す断面図

【図8】



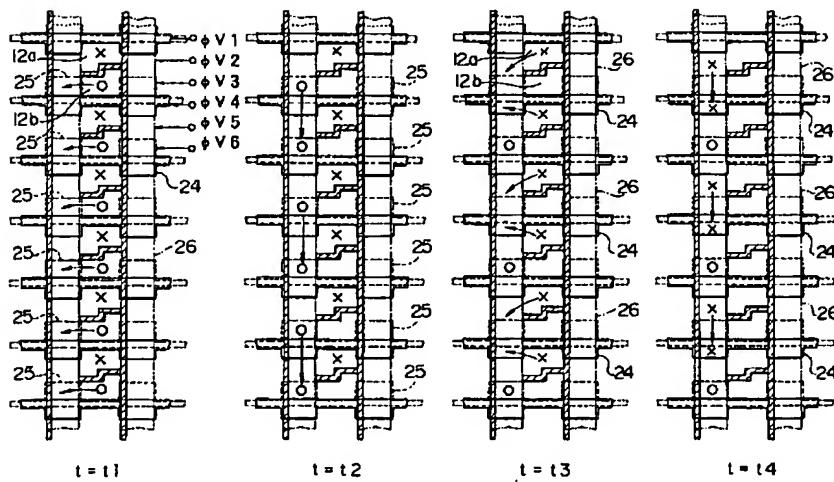
フィールド読み出しにおける奇数フィールドのタイミングチャート

【図10】



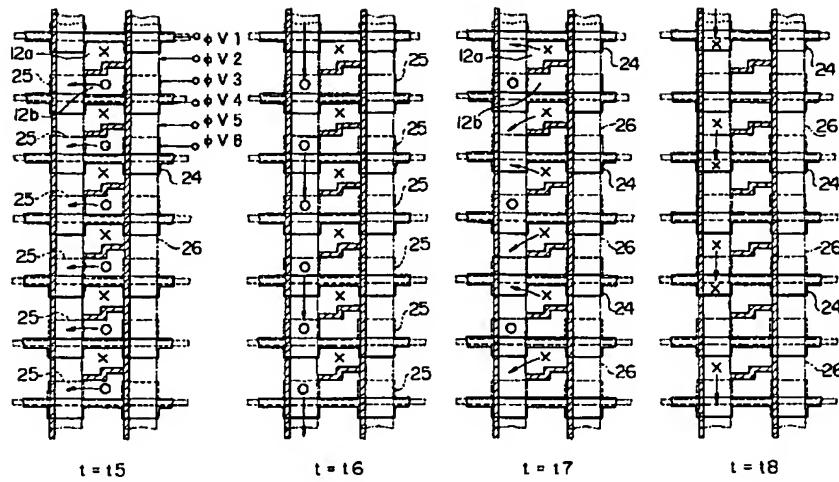
フィールド読み出しにおける偶数フィールドのタイミングチャート

【図9】



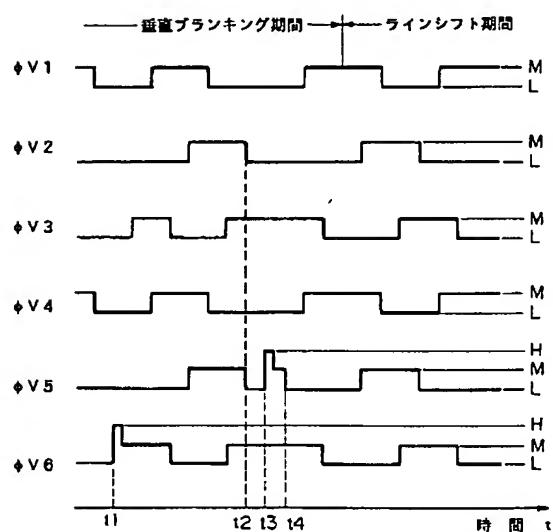
フィールド読み出しにおける奇数フィールドの動作説明図

【図11】



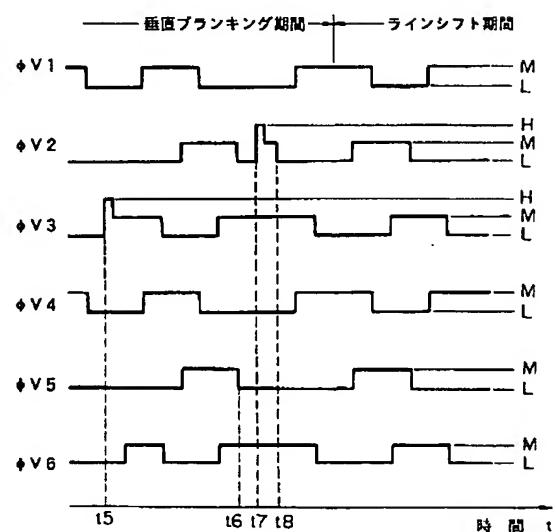
フィールド読み出しにおける偶数フィールドの動作説明図

【図12】



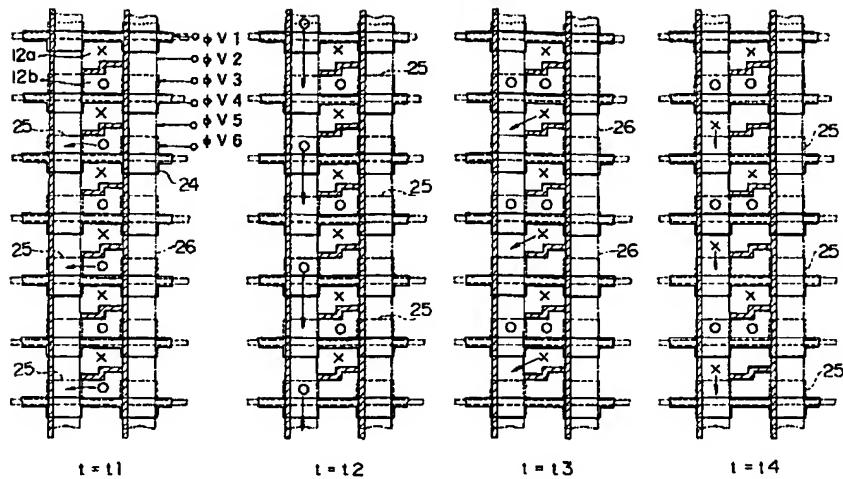
フレーム読み出しにおける奇数フィールドのタイミングチャート

【図14】



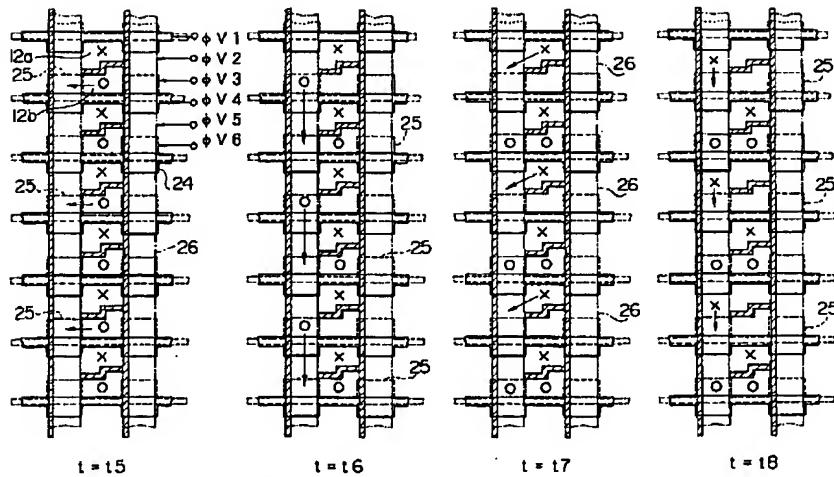
フレーム読み出しにおける偶数フィールドのタイミングチャート

【図13】



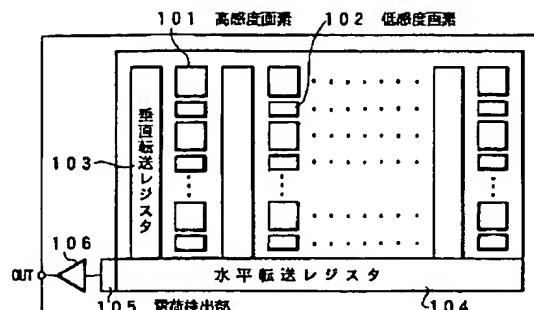
フレーム読み出しにおける奇数フィールドの動作説明図

【図15】



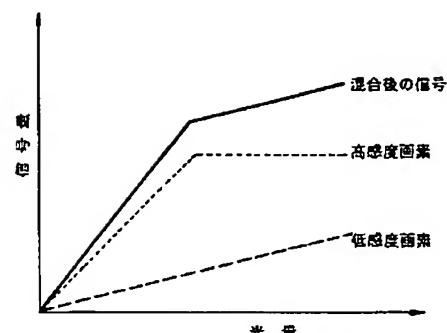
フレーム読み出しにおける偶数フィールドの動作説明図

【図18】



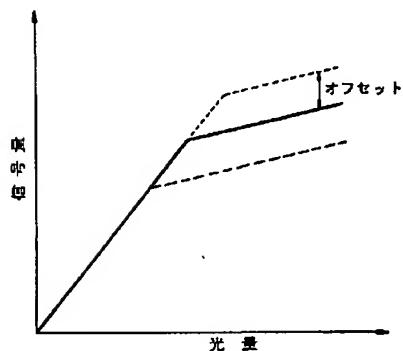
従来例を示す概略構成図

【図19】



折れ線近似の入出力特性図

【図20】



オフセットが生じたときの入出力特性図